

# 電子情報通信学会 研究会発表申込システム

## 研究会 開催プログラム

[技報閲覧サービス](#)[技報オンライン \(ESS/通ソ/ISS\)](#)[技報アーカイブ \(エレッソ\)](#)[トップ](#) [戻る](#) [前のVLD研究会 / 次のVLD研究会](#) [\[HTML\]](#) / [\[HTML\(simple\)\]](#) / [\[TEXT\]](#) [\[Japanese\]](#) / [\[English\]](#)

### VLSI設計技術研究会 (VLD)

[\[schedule\]](#) [\[select\]](#)

専門委員長 松永 裕介 (九大)

副委員長 竹中 崇 (NEC)

幹事 富山 宏之 (立命館大), 福田 大輔 (富士通研)

幹事補佐 谷口 一徹 (立命館大)

### 電子部品・材料研究会 (CPM)

[\[schedule\]](#) [\[select\]](#)

専門委員長 野毛 悟 (沼津高専)

副委員長 廣瀬 文彦 (山形大)

幹事 小館 淳一 (NTT), 岩田 展幸 (日大)

幹事補佐 坂本 尊 (NTT), 中村 雄一 (豊橋技科大)

### 集積回路研究会 (ICD)

[\[schedule\]](#) [\[select\]](#)

専門委員長 藤島 実 (広島大)

副委員長 日高 秀人 (ルネサスエレクトロニクス)

幹事 吉田 毅 (広島大)

幹事補佐 高宮 真 (東大), 岩崎 裕江 (NTT), 橋本 隆 (パナソニック), 伊藤 浩之 (東工大), 範公司 (電通大)

### コンピュータシステム研究会 (CPSY)

[\[schedule\]](#) [\[select\]](#)

専門委員長 中島 康彦 (奈良先端大)

副委員長 中野 浩嗣 (広島大), 入江 英嗣 (東大)

幹事 三吉 貴史 (富士通研), 鯉淵 道紘 (NII)

幹事補佐 高前田 伸也 (奈良先端大), 大川 猛 (宇都宮大)

### ディペンダブルコンピューティング研究会 (DC)

[\[schedule\]](#) [\[select\]](#)

専門委員長 金川 信康 (日立)

副委員長 井上 美智子 (奈良先端大)

幹事 岩田 浩司 (鉄道総研), 吉村 正義 (京都産大)

## リコンフィギャラブルシステム研究会 (RECONF)

[\[schedule\]](#) [\[select\]](#)

専門委員長 渡邊 実 (静岡大)

副委員長 本村 真人 (北大), 柴田 裕一郎 (長崎大)

幹事 山田 裕 (東芝), 山口 佳樹 (筑波大)

幹事補佐 谷川 一哉 (広島市大), 三好 健文 (イーツリーズ・ジャパン)

## システムとLSIの設計技術研究会 (IPJSJ-SLDM)

[\[schedule\]](#) [\[select\]](#)

主査 福井 正博 (立命館大)

幹事 横山 昌生 (シャープ), 高島 康裕 (北九州市大), 西出 岳央 (東芝)

日時	2015年12月 1日(火) 12:45 - 18:00 2015年12月 2日(水) 09:30 - 18:00 2015年12月 3日(木) 09:20 - 15:25
議題	デザインガイア2015 -VLSI設計の新しい大地-
会場名	長崎県勤労福祉会館
住所	〒850-0031長崎市桜町9-6
交通案内	長崎駅より徒歩15分、バス・市役所前より徒歩2分、または、電車・市公会堂前より徒歩3分 <a href="http://www.nsbm.jp/kaikan/">http://www.nsbm.jp/kaikan/</a>
会場世話人 連絡先	長崎大学工学部 柴田裕一郎 会場Tel: 095-821-1456
他の共催	◆協賛: IEEE CEDA All Japan Joint Chapter、IEEE CAS Society Fukuoka Chapter
お知らせ	◎初日 (12月1日) の夜、懇親会を予定しております (有料、事前申込制)。 申込み方法は後日案内致します。

## 12月1日(火) 午後 セキュリティ1

座長: 宮崎 昭彦 (NTT)

12:45 - 13:35

(1) DC	12:45-13:10	<a href="#">Scan Segmentation Approach to Magnify Detection Sensitivity for Tiny Hardware Trojan</a>	○ <a href="#">Fakir Sharif Hossain</a> ・ <a href="#">Tomokazu Yoneda</a> ・ <a href="#">Michiko Inoue</a> (NAIST)
(2) VLD	13:10-13:35	<a href="#">ゲートレベルパイプライン型自己同期回路を用いた楕円曲線デジタル署名アルゴリズムの実装について</a>	○ <a href="#">田村雅人</a> ・ <a href="#">池田 誠</a> (東大)

## 12月1日(火) 午後 光再構成

座長: 谷川一哉 (広島市立大学)

12:45 - 13:35

(3)		<a href="#">並列処理指向・光再構成型ゲートア</a>	
-----	--	----------------------------------	--

RECONF	12:45-13:10	<a href="#">レイへのTMR実装</a>	○ <a href="#">伊藤芳純</a> ・ <a href="#">渡邊 実</a> (静岡大)
(4) RECONF	13:10-13:35	<a href="#">光再構成型ゲートアレイの反転コンフィギュレーション手法のフォールトトレランス評価</a>	○ <a href="#">榛葉大樹</a> ・ <a href="#">渡邊 実</a> (静岡大)
<b>12月1日(火) 午後 GPU</b> 座長: <a href="#">天野英晴</a> (慶大) 12:45 - 13:35			
(5) CPSY	12:45-13:10	<a href="#">リモートGPUクラスタを用いたドキュメント指向型データベースの性能評価</a>	○ <a href="#">森島 信</a> ・ <a href="#">松谷宏紀</a> (慶大)
(6) CPSY	13:10-13:35	<a href="#">GPUを用いたホールスラスタ・シミュレーションの割付処理の高速化の検討</a>	○ <a href="#">宮島敬明</a> ・ <a href="#">張 科寅</a> ・ <a href="#">藤田直行</a> (JAXA)
	13:35-13:50	休憩 (15分)	
<b>12月1日(火) 午後 ICD招待講演</b> 座長: <a href="#">藤島 実</a> (広島大) 13:50 - 15:30			
(7) ICD	13:50-14:40	<a href="#">[招待講演] ICチップの真正性の確保と対策 ～ハードウェアセキュリティの根源的課題に向き合う～</a>	○ <a href="#">永田 真</a> (神戸大)
(8) ICD	14:40-15:30	<a href="#">[招待講演] 4K・8K超高精細映像の配信に向けた映像符号化ハードウェア技術 (仮)</a>	○ <a href="#">大西隆之</a> ・ <a href="#">岩崎裕江</a> ・ <a href="#">清水 淳</a> (NTT)
<b>12月1日(火) 午後 再構成とニューラルネットワーク</b> 座長: <a href="#">渡邊実</a> (静岡大学) 13:50 - 15:30			
(9) RECONF	13:50-14:15	<a href="#">スイッチ内アクセラレーションの実現のための部分再構成</a>	○ <a href="#">天野英晴</a> ・ <a href="#">櫻井祐市</a> ・ <a href="#">鶴田千晴</a> (慶大)
(10) RECONF	14:15-14:40	<a href="#">FPGAを用いた動的再構成可能PLAとDSLベースの設計開発手法の検討</a>	○ <a href="#">三好健文</a> ( <a href="#">わさらぼ/イーツリーズ・ジャパン</a> )・ <a href="#">中原啓貴</a> (愛媛大)・ <a href="#">船田悟史</a> (イーツリーズ・ジャパン)
(11)	14:40-15:05	高位合成による自動パイプライン化を利用したスパイキングニューラルネットワークシミュレーション高速化回路のFPGA実装 ○ <a href="#">川尾太郎</a> ・ <a href="#">河野崇</a> ・ <a href="#">藤田昌宏</a> (東大)	
(12) CPSY	15:05-15:30	<a href="#">セルラニューラルネットワークのシミュレータ開発と評価</a>	○ <a href="#">亀田友哉</a> (奈良先端大)・ <a href="#">木村 睦</a> (龍谷大)・ <a href="#">中島康彦</a> (奈良先端大)
<b>12月1日(火) 午後 メモリテストとタイミング</b> 座長: <a href="#">高橋 寛</a> (愛媛大) 13:50 - 15:30			
(13)	13:50-14:15	<a href="#">メモリの隣接パターン依存故障テスト</a>	○ <a href="#">上岡真也</a> ・ <a href="#">米田友和</a> ・ <a href="#">大和勇太</a> ・ <a href="#">井上</a>

DC		<a href="#">に対するバックグラウンド列の生成</a>	美智子 (奈良先端大)
(14) DC	14:15-14:40	<a href="#">遅延故障検査容易化回路を用いる同時検査対象経路選択条件の検討</a>	○森 亮介・四柳浩之・橋爪正樹 (徳島大)
(15) DC	14:40-15:05	<a href="#">隣接線の信号遷移による遅延変動を用いる半断線故障の判別法について</a>	○伊勢幸太郎・四柳浩之・橋爪正樹 (徳島大)・樋上喜信・高橋 寛 (愛媛大)
(16) VLD	15:05-15:30	<a href="#">モンテカルロ法に基づくタイミング歩留り解析の高速化</a>	○粟野皓光・佐藤高史 (京大)
	15:30-15:45	休憩 (15分)	
<b>12月1日(火) 午後 フェロー記念講演1</b> 座長: 中島康彦 (奈良先端大) 15:45 - 16:45			
(17) 共通	15:45-16:45	<a href="#">[フェロー記念講演] VLSIテスト技術によるシステムディペンダビリティ向上への期待</a>	○梶原誠司 (九工大)
	16:45-17:00	休憩 (15分)	
<b>12月1日(火) 午後 フェロー記念講演2</b> 座長: 松永裕介 (九大) 17:00 - 18:00			
(18) 共通	17:00-18:00	<a href="#">[フェロー記念講演] 再構成可能チップと高位合成、EDA事業運営</a>	○若林一敏 (NEC)
<b>12月2日(水) 午前 ポスター発表</b> 座長: 谷川一哉 (広島市大) 09:30 - 11:00			
		P01 [粟野皓光] モンテカルロ法に基づくタイミング歩留り解析の高速化 P02 [畑山拓也] プログラマブルSoCにおけるリアルタイムシステム構築のためのソフトウェア指向の協調設計環境 P03 [菊谷雄真] 高位合成ツールVivado HLSとPyCoRAMを用いたFPGAアクセラレータの性能比較 P04 [高山尋考] FPGAクラスタ構築の前に ～ PCIe Gen3通信における注意点～ P05 [上口翔大] 人物検知用赤外線アレイセンサ対応低消費電力AFE回路の設計 P06 [堀田海平] 補間型TDCを用いたSingle Slope ADCの製造ばらつき耐性に関する考察 P07 [増子 駿] レイアウト面積最小化問題における高速化のためのSATへの定式化手法 P08 [藤原晃一] 配線遅延とクロックスキューを利用したフロアプラン指向FPGA高位合成手法 P09 [岡本拓巳] 大腸内視鏡画像タイプ識別のためのSVM推定確率算出ハードウェア P10 [佐藤 光] 道路速度標識認識システムのRapid Prototyping Platform への実装 P11 [中原啓貴] Nested RNSを適用した電波望遠鏡用デジタル分光器用FFTに	

		<p>ついて</p> <p>P12 [田島咲季] 15nmプロセスにおける低電力な耐ソフトエラーラッチの設計</p> <p>P13 [新津葵一] 0.25<math>\mu</math>m CMOS 0.23V駆動リング発振制御型近距離無線送信器とバイオ燃料電池を用いた電力自立・使い捨て可能バイオセンサ集積回路</p> <p>P14 [長谷川健人] SVMを利用したネットリストの特徴に基づくハードウェアトロイ分類</p> <p>P15 [大屋 優] ゲートレベルネットリストの脆弱性を表現する指標</p> <p>P16 [杉 幸樹] ロバストな診断支援を実現するボトムアップ特徴量構築アーキテクチャ</p> <p>P17 [清水達也] リアルタイム消化管内視鏡診断支援に適した特徴量抽出アーキテクチャ</p> <p>P18 [猪谷孝太] ハンドシェイク遅延を考慮した4相2線式非同期システムの高位合成におけるスケジューリングアルゴリズム</p> <p>P19 [呉 政訓] コンポーネント間隣接制約を考慮した耐ソフトエラーデータパス合成</p> <p>P20 [渡邊聖剛] LSI基板パッケージの3次元伝熱シミュレータの構築と評価</p> <p>P21 [川村一志] タイミングエラー予測回路によるデータ依存最適化回路設計とそのFPGA評価</p> <p>P22 [田中義浩] 機械学習を用いたプロセッサ性能モデリングの精度解析</p> <p>P23 [田近龍平] QDIモデルに基づく非同期式VLSIの低電圧特性の評価</p> <p>P24 [石川達也] 非同期式回路を用いたピーク電流抑制型バンドパスフィルタの実装と評価</p> <p>P25 [島崎健太] CCNルータのためのハッシュテーブルと平衡木の併用によりメモリアクセスを削減したFIBの構築</p> <p>P26 [趙 謙] A Study of HW/SW Co-design Framework based on the Virtualization Technology</p>	
	11:00-11:15	休憩 (15分)	
<b>12月2日(水) 午前 探索と検証</b> <b>座長: 小平行秀 (会津大)</b> <b>11:15 - 12:30</b>			
(19) VLD	11:15-11:40	<a href="#">到達不可能な解空間における効果的なSimulated Annealing法探索に関する研究</a>	○ <a href="#">中野太維</a> ・ <a href="#">藤吉邦洋</a> (東京農工大)
(20) VLD	11:40-12:05	<a href="#">モンテカルロ木探索のCAD問題への応用について</a>	○ <a href="#">松永裕介</a> (九大)
(21)	12:05-12:30	SATソルバーを援用したカバレッジ駆動設計検証について ○ <a href="#">浜口清治</a> (島根大)	
<b>12月2日(水) 午前 システムレベル設計</b> <b>座長: 三好健文 (イーツリーズ・ジャパン)</b> <b>11:15 - 12:30</b>			
(22) RECONF	11:15-11:40	<a href="#">A Study of HW/SW Co-design Framework based on the</a>	○ <a href="#">Qian Zhao</a> ・ <a href="#">Motoki Amagasaki</a> ・ <a href="#">Masahiro Iida</a> ・ <a href="#">Morihiro Kuga</a> ・ <a href="#">Toshinori Sueyoshi</a> (Kumamoto)

		<a href="#">Virtualization Technology</a>	<a href="#">Univ.)</a>
(23) RECONF	11:40-12:05	<a href="#">プログラマブルSoCにおけるリアルタイムシステム構築のためのソフトウェア指向の協調設計環境</a>	○ <a href="#">畑山拓也</a> ・ <a href="#">谷 祐輔</a> ・ <a href="#">高瀬英希</a> ・ <a href="#">高木一義</a> ・ <a href="#">高木直史</a> (京大)
(24) VLD	12:05-12:30	<a href="#">異種タスク集合に対するDVFSに関する一考察</a>	○ <a href="#">金子峰雄</a> ( <a href="#">北陸先端大</a> )
<b>12月2日(水) 午前 高位設計</b> 座長: <a href="#">密山幸男</a> (高知工科大) 11:15 - 12:30			
(25) CPSY	11:15-11:40	<a href="#">アルゴリズム記述とCGRA実装を統合するC言語フレームワーク</a>	○ <a href="#">中島康彦</a> ( <a href="#">奈良先端大</a> )
(26) CPSY	11:40-12:05	<a href="#">高位合成ツールVivado HLSとPyCoRAMを用いたFPGAアクセラレータの性能比較</a>	○ <a href="#">菊谷雄真</a> ( <a href="#">大阪府大高専</a> )・ <a href="#">Tran Thi Hong</a> ・ <a href="#">高前田伸也</a> ・ <a href="#">中島康彦</a> ( <a href="#">奈良先端大</a> )
(27) CPSY	12:05-12:30	<a href="#">HEVCを用いたライトフィールドイメージ圧縮伸張の提案</a>	○ <a href="#">三谷剛正</a> ・ <a href="#">Tran Thi Hong</a> ・ <a href="#">高前田伸也</a> ・ <a href="#">中島康彦</a> ( <a href="#">奈良先端大</a> )
	12:30-13:45	休憩 (75分)	
<b>12月2日(水) 午後 VLD招待講演</b> 座長: <a href="#">富山宏之</a> (立命館大) 13:45 - 15:25			
(28) VLD	13:45-14:25	<a href="#">[招待講演] 国際会議採択に向けて ~ 留学・プログラム委員の経験から ~</a>	○ <a href="#">原 祐子</a> ( <a href="#">東工大</a> )
(29) VLD	14:25-14:55	<a href="#">[招待講演] 台北だより</a>	○ <a href="#">高島康裕</a> ( <a href="#">北九州市大</a> )
(30) VLD	14:55-15:25	<a href="#">[招待講演] EDA研究最前線 ~ テキサス大学留学経験より ~</a>	○ <a href="#">松縄哲明</a> ( <a href="#">東芝</a> )
<b>12月2日(水) 午後 通信</b> 座長: <a href="#">高前田伸也</a> ( <a href="#">奈良先端大</a> ) 13:45 - 15:25			
(31) CPSY	13:45-14:10	<a href="#">ThruChip Interfaceを用いた直線状ネットワークの予備評価</a>	○ <a href="#">野村明生</a> ・ <a href="#">松谷宏紀</a> ・ <a href="#">竹 康宏</a> ( <a href="#">慶大</a> )・ <a href="#">並木美太郎</a> ( <a href="#">東京農工大</a> )・ <a href="#">黒田忠広</a> ・ <a href="#">天野英晴</a> ( <a href="#">慶大</a> )
(32) CPSY	14:10-14:35	<a href="#">CSMA/CDバスとD-TDMAバスを併用したワイヤレス3次元バスアーキテクチャ</a>	○ <a href="#">松村 剛</a> ( <a href="#">慶大</a> )・ <a href="#">鯉渕道紘</a> (NII)・ <a href="#">天野英晴</a> ・ <a href="#">松谷宏紀</a> ( <a href="#">慶大</a> )
(33) CPSY	14:35-15:00	<a href="#">Performance Evaluation of K-best Viterbi Decoder for IoT Applications</a>	○ <a href="#">Thi Hong Tran</a> (NAIST)・ <a href="#">Dwi Rahma Ariyani</a> ・ <a href="#">Lina Alfaridah ZH</a> (Unand)・ <a href="#">Shinya Takamaeda-Yamazaki</a> ・ <a href="#">Yasuhiko</a>

			<a href="#">Nakashima (NAIST)</a>
(34) RECONF	15:00-15:25	<a href="#">FPGAクラスタ構築の前に ~ PCIe Gen3通信における注意点 ~</a>	○ <a href="#">高山尋考</a> ・ <a href="#">山口佳樹</a> (筑波大)
<b>12月2日(水) 午後 回路設計</b> <b>座長: 吉田 毅 (広島大)</b> <b>13:45 - 15:25</b>			
(35) ICD	13:45-14:10	<a href="#">人物検知用赤外線アレイセンサ対応低消費電力AFE回路の設計</a>	○ <a href="#">上口翔大</a> ( <a href="#">立命館大</a> )・ <a href="#">熊本敏夫</a> ( <a href="#">阪産大</a> )・ <a href="#">白畑正芳</a> ・ <a href="#">熊木武志</a> ・ <a href="#">藤野 毅</a> ( <a href="#">立命館大</a> )
(36) ICD	14:10-14:35	<a href="#">フラクショナル位相選択法によりジッタ特性を改善した高速起動完全デジタルCDR回路の設計</a>	○ <a href="#">峠 仁人</a> ・ <a href="#">飯塚哲也</a> ( <a href="#">東大</a> )・ <a href="#">三浦 賢</a> ・ <a href="#">村上芳道</a> ( <a href="#">ザイン</a> )・ <a href="#">名倉 徹</a> ・ <a href="#">浅田邦博</a> ( <a href="#">東大</a> )
(37) ICD	14:35-15:00	<a href="#">補間型TDCを用いたSingle Slope ADCの製造ばらつき耐性に関する考察</a>	○ <a href="#">堀田海平</a> ・ <a href="#">大島賢一</a> ( <a href="#">鹿児島大</a> )
(38) ICD	15:00-15:25	<a href="#">適応調律型電源共振抑制フィルタのEMS評価</a>	○ <a href="#">谷口綱紀</a> ・ <a href="#">三浦典之</a> ・ <a href="#">永田 真</a> ( <a href="#">神戸大</a> )
<b>12月2日(水) 午後 ポスター表彰</b> <b>座長: 谷川一哉 (広島市大)</b> <b>15:25 - 15:55</b>			
	-	ポスター表彰	
<b>12月2日(水) 午後 配置配線</b> <b>座長: 宮澤武廣 (三菱電機マイコン機器ソフトウェア)</b> <b>15:55 - 18:00</b>			
(39)	15:55-16:20	ナンバーリンク問題に対する命題論理式のエンコーディング法に評価について	○ <a href="#">松永裕介</a> ( <a href="#">九大</a> )
(40) VLD	16:20-16:45	<a href="#">CMOS回路の1次元レイアウト面積最小化問題に対する高速化のためのSATへの定式化</a>	○ <a href="#">増子 駿</a> ・ <a href="#">小平行秀</a> ( <a href="#">会津大</a> )
(41) VLD	16:45-17:10	<a href="#">可変成型型電子ビーム露光装置のためのレイアウトのL型分割手法</a>	○ <a href="#">星 克也</a> ・ <a href="#">藤吉邦洋</a> ( <a href="#">東京農工大</a> )
(42) VLD	17:10-17:35	<a href="#">Self-Aligned Quadruple Patterningのための3次配線アルゴリズムを用いた効率的な配線生成手法</a>	○ <a href="#">井原岳志</a> ・ <a href="#">高橋篤司</a> ( <a href="#">東工大</a> )
(43) VLD	17:35-18:00	<a href="#">配線遅延とクロックスキューを利用したフロアプラン指向FPGA高位合成手法</a>	○ <a href="#">藤原晃一</a> ・ <a href="#">川村一志</a> ・ <a href="#">柳澤政生</a> ・ <a href="#">戸川 望</a> ( <a href="#">早大</a> )
<b>12月2日(水) 午後 画像処理1</b> <b>座長: 武内良典 (阪大)</b> <b>15:55 - 18:00</b>			

(44) ICD	15:55-16:20	<a href="#">物体追跡システムの低消費エネルギー化を目的とした動的フレームレート制御法</a>	○ <a href="#">井上優良</a> ・ <a href="#">小野貴継</a> ・ <a href="#">井上弘士</a> (九大)
(45)	16:20-16:45	大腸内視鏡画像タイプ識別のためのSVM推定確率算出ハードウェア ○ <a href="#">岡本拓巳</a> ・ <a href="#">小出哲士</a> ・ <a href="#">ホアン アイントゥワン</a> ・ <a href="#">清水達也</a> ・ <a href="#">杉幸樹</a> ・ <a href="#">佐藤光</a> ・ <a href="#">玉木徹</a> ・ <a href="#">ビッサ ライチェフ</a> ・ <a href="#">金田和文</a> (廣大) ・ <a href="#">吉田成人</a> ・ <a href="#">三重野寛</a> (JR西日本 広島鉄道病院) ・ <a href="#">田中信治</a> (廣大)	
(46)	16:45-17:10	道路速度標識認識システムのRapid Prototyping Platform への実装 ○ <a href="#">佐藤光</a> ・ <a href="#">ホアン アイントゥワン</a> ・ <a href="#">小出哲士</a> (廣大)	
(47) VLD	17:10-17:35	<a href="#">FPGAによるロボットヘッドのリアルタイム位置姿勢計測の実装</a>	○ <a href="#">松本雅裕</a> ・ <a href="#">下ノ村和弘</a> (立命館大)
(48) RECONF	17:35-18:00	<a href="#">Nested RNSを適用した電波望遠鏡デジタル分光器用FFT回路に関して</a>	○ <a href="#">中原啓貴</a> (愛媛大) ・ <a href="#">笹尾 勤</a> (明大) ・ <a href="#">中西裕之</a> (鹿児島大) ・ <a href="#">岩井一正</a> (NICT) ・ <a href="#">長尾 透</a> (愛媛大)

## 12月2日(水) 午後 低電力設計

座長: 石橋孝一郎 (電通大)

15:55 - 18:00

(49) VLD	15:55-16:20	<a href="#">15nmプロセスにおける低電力な耐ソフトエラーラッチの設計</a>	○ <a href="#">田島咲季</a> ・ <a href="#">史 又華</a> ・ <a href="#">戸川 望</a> ・ <a href="#">柳澤政生</a> (早大)
(50) VLD	16:20-16:45	<a href="#">細粒度パワーゲーティングにおける仮想グラウンド線自動検知によるスリープ制御手法の評価</a>	○ <a href="#">工藤 優</a> ・ <a href="#">宇佐美公良</a> (芝浦工大)
(51) CPSY	16:45-17:10	<a href="#">SOTB MOSFETを用いた低電力マイクロコントローラの動的基板バイアス制御機構の実装と予備評価</a>	○ <a href="#">奥原 颯</a> (慶大) ・ <a href="#">小出知明</a> (電通大) ・ <a href="#">Johannes maximilian kuehn</a> ・ <a href="#">Akram Ben Ahmed</a> (慶大) ・ <a href="#">石橋孝一郎</a> (電通大) ・ <a href="#">天野英晴</a> (慶大)
(52) ICD	17:10-17:35	<a href="#">論理回路の極低電力動作を実現する基板バイアス発生回路</a>	○ <a href="#">小出知明</a> ・ <a href="#">石橋孝一郎</a> (電通大) ・ <a href="#">杉井信之</a> ( <a href="#">超低電圧デバイス技術研究組合</a> )
(53) ICD	17:35-18:00	<a href="#">ビッグデータ連携ヘルスケアに向けた0.25<math>\mu</math>m CMOS 0.23V駆動リング発振制御型近接無線送信器とバイオ燃料電池を用いた電力自立・使い捨て可能発電センシング一体型集積センサ</a>	○ <a href="#">新津葵一</a> (名大/JST) ・ <a href="#">小林敦希</a> ・ <a href="#">安藤貴史</a> (名大) ・ <a href="#">小川雄大</a> ・ <a href="#">西澤松彦</a> (東北大) ・ <a href="#">中里和郎</a> (名大)

## 12月3日(木) 午前 セキュリティ2

座長: 小松聡 (東京電機大)

09:45 - 10:35

(54) VLD	09:45-10:10	<a href="#">SVMを利用したネットリストの特徴に基づくハードウェアトロイ識別</a>	○ <a href="#">長谷川健人</a> ・ <a href="#">大屋 優</a> ・ <a href="#">柳澤政生</a> ・ <a href="#">戸川 望</a> (早大)
(55)	10:10-10:35	<a href="#">ゲートレベルネットリストの脆弱性</a>	○ <a href="#">大屋 優</a> ・ <a href="#">史 又華</a> (早大) ・ <a href="#">山下哲孝</a> ・ <a href="#">岡村利彦</a> ・ <a href="#">角尾幸保</a> (NEC) ・ <a href="#">柳</a>



VLD		<a href="#">を表現する指標</a>	<a href="#">澤政生・戸川 望 (早大)</a>
<b>12月3日(木) 午前 画像処理2</b> <b>座長: 中原啓貴 (愛媛大)</b> <b>09:20 - 10:35</b>			
(56) RECONF	09:20-09:45	<a href="#">ロバストな診断支援システムを実現するボトムアップ特徴量構築アーキテクチャ</a>	○ <a href="#">杉 幸樹</a> ・ <a href="#">小出哲士</a> ・ <a href="#">清水達也</a> ・ <a href="#">岡本拓巳</a> ・ <a href="#">Anh-Tuan Hoang</a> ・ <a href="#">佐藤 光</a> ・ <a href="#">玉木 徹</a> ・ <a href="#">Bisser Raytchev</a> ・ <a href="#">金田和文 (広島大)</a> ・ <a href="#">吉田成人</a> ・ <a href="#">三重野 寛 (広島鉄道病院)</a> ・ <a href="#">田中信治 (広島大)</a>
(57) RECONF	09:45-10:10	<a href="#">リアルタイム消化管内視鏡診断支援に適した特徴量抽出アーキテクチャ</a>	○ <a href="#">清水達也</a> ・ <a href="#">小出哲士</a> ・ <a href="#">杉 幸樹</a> ・ <a href="#">岡本拓巳</a> ・ <a href="#">佐藤 光</a> ・ <a href="#">ホアンアイントウン</a> ・ <a href="#">玉木 徹</a> ・ <a href="#">Bisser Raytchev</a> ・ <a href="#">金田和文 (広島大)</a> ・ <a href="#">吉田成人</a> ・ <a href="#">三重野 寛 (広島鉄道病院)</a> ・ <a href="#">田中信治 (広島大)</a>
(58) RECONF	10:10-10:35	<a href="#">高位合成を用いた人検出画像処理のFPGA実装に関する一考察</a>	○ <a href="#">藤田 亮</a> ・ <a href="#">大石将仁</a> ・ <a href="#">林田与志樹</a> ・ <a href="#">柴田裕一郎</a> ・ <a href="#">小栗 清 (長崎大)</a>
<b>12月3日(木) 午前 高位合成</b> <b>座長: 齋藤寛 (会津大)</b> <b>09:20 - 10:35</b>			
(59) DC	09:20-09:45	<a href="#">ハンドシェイク遅延を考慮した4相2線式非同期システムの高位合成におけるスケジューリングアルゴリズム</a>	○ <a href="#">猪谷孝太</a> ・ <a href="#">岩垣 剛</a> ・ <a href="#">市原英行</a> ・ <a href="#">井上智生 (広島市大)</a>
(60) VLD	09:45-10:10	<a href="#">高位合成における分散制御のデータフローグラフ境界を越えた拡張</a>	○ <a href="#">清水美帆</a> ・ <a href="#">石浦菜岐佐 (関西学院大)</a>
(61) VLD	10:10-10:35	<a href="#">コンポーネント間近接制御を考慮した耐ソフトウェアデータパス合成</a>	○ <a href="#">呉 政訓</a> ・ <a href="#">金子峰雄 (北陸先端大)</a>
	10:35-10:50	休憩 (15分)	
<b>12月3日(木) 午前 CPM招待講演</b> <b>座長: 山田浩 (東芝)、小館淳一 (NTT)</b> <b>10:50 - 12:30</b>			
(62) CPM	10:50-11:40	<a href="#">[招待講演] パッケージ基板の層間接続ビア構造における電源インピーダンス低減技術</a>	○ <a href="#">赤星知幸</a> ・ <a href="#">福盛大雅</a> ・ <a href="#">水谷大輔</a> ・ <a href="#">谷元昭 (富士通研)</a>
(63) CPM	11:40-12:30	<a href="#">[招待講演] 新しい概念のメモリ・論理共役システムとその周辺 ～メモリのみで構成した動的再構成可能システム～</a>	○ <a href="#">大塚寛治</a> ・ <a href="#">佐藤陽一 (明星大)</a> ・ <a href="#">河西純一 ( )</a>
<b>12月3日(木) 午前 予測と測定</b> <b>座長: 細川 利典 (日大)</b> <b>10:50 - 12:30</b>			

(64) DC	10:50-11:15	<a href="#">FPGAのオンチップ遅延測定における温度影響補正の検討</a>	○喜納 猛・三宅庸資・佐藤康夫・梶原誠司 (九工大)
(65) DC	11:15-11:40	<a href="#">LSI基板パッケージの3次元伝熱シミュレータの構築と評価</a>	○渡邊聖剛・大村 崇・北川友貴・林 磊・孟 林・福井正博 (立命館大)
(66) VLD	11:40-12:05	<a href="#">アナログバウンダリスキャンを用いた三次元積層後のTSV抵抗の精密計測法の実装について</a>	○王 森レイ・香川敬祐 (愛媛大)・亀山修一 (富士通)・樋上喜信・高橋 寛 (愛媛大)
(67) VLD	12:05-12:30	<a href="#">タイミングエラー予測回路によるデータ依存最適化回路設計とそのFPGA評価</a>	○川村一志・柳澤政生・戸川 望 (早大)

12月3日(木) 午前 プロセッサとメモリ1

座長: 安里 彰 (富士通)

10:50 - 12:30

(68) CPSY	10:50-11:15	<a href="#">DVFS下のL1 High Power/Low Powerキャッシュ切替による消費エネルギー削減</a>	○齋藤 郁・小林良太郎 (豊橋技科大)・嶋田 創 (名大)
(69) CPSY	11:15-11:40	<a href="#">単一磁束量子回路を用いたマイクロプロセッサの論理設計</a>	○石田浩貴・津秦伴紀 (九大)・田中雅光 (名大)・小野貴継・井上弘士 (九大)
(70) CPSY	11:40-12:05	<a href="#">機械学習を用いたプロセッサ性能モデリングの精度解析</a>	○田中義浩・小野貴継・井上弘士 (九大)
(71) CPSY	12:05-12:30	<a href="#">Dependable Responsive Multithreaded Processor IIにおける低遅延リアルタイム実行</a>	○羽鳥雄介・大沢幸平 (慶大)・溝谷圭悟 (任天堂)・千代浩之・山崎信行 (慶大)
	12:30-13:45	休憩 (75分)	

12月3日(木) 午後 非同期回路

座長: 宇佐美公良 (芝浦工大)

13:45 - 15:00

(72) VLD	13:45-14:10	<a href="#">QDIモデルに基づく非同期式VLSIの低電圧特性の評価</a>	○田近龍平・黒川 敦・今井 雅 (弘前大)
(73) VLD	14:10-14:35	<a href="#">非同期式回路を用いたピーク電流抑制型バンドパスフィルタの実装と評価</a>	○石川達也・黒川 敦・今井 雅 (弘前大)
(74)	14:35-15:00	東データ方式による非同期式回路に対する演算の移動度を利用した動的電力最適化手法の評価 ○保坂隼也・齋藤寛 (会津大)	
-		以下の発表はキャンセルされました。 サイクルタイム制約を考慮した東データ方式による非同期式プロセッサの設計と評価	

12月3日(木) 午後 テストと高信頼化

座長: 梶原 誠司 (九工大)

13:45 - 15:25			
(75) DC	13:45-14:10	<a href="#">静的テスト圧縮のための多重目標故障テスト生成を用いたMバイナルゴリズム</a>	○ <a href="#">原 侑也</a> ・ <a href="#">山崎紘史</a> ・ <a href="#">細川利典</a> (日大)・ <a href="#">吉村正義</a> (京都産大)
(76) DC	14:10-14:35	<a href="#">遅延故障BIST向けLFSR/MISRシード生成</a>	○ <a href="#">嶋津大地</a> ・ <a href="#">大竹哲史</a> (大分大)
(77) DC	14:35-15:00	<a href="#">FPGAテストのための耐ソフトウェア-BIST</a>	○ <a href="#">上田大樹</a> ・ <a href="#">嶋津大地</a> ・ <a href="#">大竹哲史</a> (大分大)
(78) DC	15:00-15:25	<a href="#">テスト容易でオンライン誤り検出可能な桁上げ選択加算器</a>	○ <a href="#">鬼頭信貴</a> (中京大)

## 12月3日(木) 午後 プロセッサとメモリ2

座長: 井上弘士 (九大)

## 13:45 - 15:25

(79) VLD	13:45-14:10	<a href="#">ARMアーキテクチャ向け命令サイクルの高速・高精度見積もり</a>	○ <a href="#">佐藤 剛</a> ・ <a href="#">安藤友樹</a> ・ <a href="#">高田広章</a> ・ <a href="#">本田晋也</a> ・ <a href="#">松原 豊</a> (名大)
(80) VLD	14:10-14:35	<a href="#">キャッシュヒット率の向上のための基本ブロックのアドレスオフセットの探索</a>	○ <a href="#">後藤潤哉</a> ・ <a href="#">石浦菜岐佐</a> (関西学院大)
(81) VLD	14:35-15:00	<a href="#">CCNルータのためのハッシュテーブルと平衡木の併用によるメモリアクセスを削減したFIBの構築</a>	○ <a href="#">島崎健太</a> (早大)・ <a href="#">青木 孝</a> ・ <a href="#">羽田野孝裕</a> ・ <a href="#">大塚卓哉</a> ・ <a href="#">宮崎昭彦</a> (NTT)・ <a href="#">津田俊隆</a> ・ <a href="#">朴 容震</a> ・ <a href="#">戸川 望</a> (早大)
(82) VLD	15:00-15:25	<a href="#">回路面積を考慮した不揮発性メモリ書き込み削減符号生成手法</a>	○ <a href="#">多和田雅師</a> ・ <a href="#">木村晋二</a> ・ <a href="#">柳澤政生</a> ・ <a href="#">戸川 望</a> (早大)

## 講演時間

一般講演 発表 20 分 + 質疑応答 5 分

## 問合先と今後の予定

VLD	VLSI設計技術研究会 (VLD) <a href="#">[今後の予定はこちら]</a>	
	問合先	<a href="#">富山宏之</a> (立命館大学) E-mail: <a href="mailto:ht@fc.ritsumei.ac.jp">ht@fc.ritsumei.ac.jp</a> Phone: 077-561-4928
	お知らせ	◎VLD研究会ホームページもご覧ください。 <a href="http://www.ieice.org/~vld/">http://www.ieice.org/~vld/</a>
CPM	電子部品・材料研究会 (CPM) <a href="#">[今後の予定はこちら]</a>	
	問合先	
ICD	集積回路研究会 (ICD) <a href="#">[今後の予定はこちら]</a>	
		<a href="#">橋本 隆</a> (パナソニック) TEL 06-6905-5950 E-mail: <a href="mailto:hashimoto.takashi1967@jp.panasonic.com">hashimoto.takashi1967@jp.panasonic.com</a>

	問合先	岩崎 裕江(NTT) TEL 046-859-3102 E-mail:iwasaki.hiroe@lab.ntt.co.jp
CPSY	<b>コンピュータシステム研究会 (CPSY)</b> <a href="#">[今後の予定はこちら]</a>	
	問合先	三吉 貴史 (富士通研) TEL 044-754-2931, FAX 044-754-2672 E-mail: miyoshi.takashi@jp.fujitsu.com  最新情報はCPSY研究会WEBページをご覧ください。 <a href="http://www.ieice.or.jp/iss/cpsy/jpn/">http://www.ieice.or.jp/iss/cpsy/jpn/</a>
DC	<b>ディペンダブルコンピューティング研究会 (DC)</b> <a href="#">[今後の予定はこちら]</a>	
	問合先	吉村 正義 (京都産業大学コンピュータ理工学部) E-mail:yoshimura.masayoshi@cc.kyoto-su.ac.jp
	お知らせ	◎最新情報は、DC研究会ホームページを御覧下さい。 <a href="http://www.ieice.org/iss/dc/jpn/index.html">http://www.ieice.org/iss/dc/jpn/index.html</a>
RECONF	<b>リコンフィギャラブルシステム研究会 (RECONF)</b> <a href="#">[今後の予定はこちら]</a>	
	問合先	広島市立大学大学院 情報科学研究科 谷川一哉 e-mail: tanigawa@hiroshima-cu.ac.jp
IPJSJ-SLDM	<b>システムとLSIの設計技術研究会 (IPJSJ-SLDM)</b> <a href="#">[今後の予定はこちら]</a>	
	問合先	高島 康裕 (北九州市大) E-mail sldm2015@is.env.kitakyu-u.ac.jp
	お知らせ	◎SLDM研究会ホームページもご覧ください。 <a href="http://www.sig-sldm.org/">http://www.sig-sldm.org/</a>

Last modified: 2015-12-02 00:22:45

ご注意：迷惑メール対策のためメールアドレスの一部の文字を置換しております。ご了承ください。

[\[この開催に関する講演論文リストをダウンロードする\]](#) ※ こちらのページの最下にあるダウンロードボタンを押してください

[\[研究会資料（技術研究報告）の当日価格一覧\]](#) ※ 開催2週間前頃に掲載されます

[\[研究会発表・参加方法, FAQ\]](#) ※ ご一読ください

[\[VLD研究会のスケジュールに戻る\]](#) / [\[CPM研究会のスケジュールに戻る\]](#) / [\[ICD研究会のスケジュールに戻る\]](#) / [\[CPSY研究会のスケジュールに戻る\]](#) / [\[DC研究会のスケジュールに戻る\]](#) / [\[RECONF研究会のスケジュールに戻る\]](#) / [\[IPJSJ-SLDM研究会のスケジュールに戻る\]](#) /

[トップ](#) [戻る](#) [前のVLD研究会](#) / [次のVLD研究会](#) [\[HTML\]](#) / [\[HTML\(simple\)\]](#) / [\[TEXT\]](#) [\[Japanese\]](#) / [\[English\]](#)

---

[\[研究会発表申込システムのトップページに戻る\]](#)

[\[電子情報通信学会ホームページ\]](#)

---

IEICE / 電子情報通信学会